

Bilgisayar Mimarisi

2023-2024 Bahar Dönemi

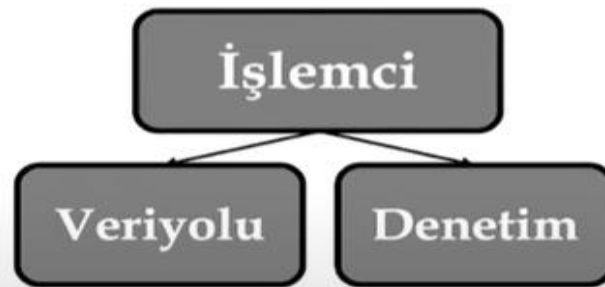
Hafta-6

Dr. Öğr. Üyesi Nurullah ÖZTÜRK

İŞLEMCI

İşlemci bir bilgisayarın **en temel** parçasıdır.

- Aritmetik işlemler,
- Bellekteki veri aktarımları ve
- Giriş çıkış verilerinin kaydedilmesi işlemci tarafından gerçekleştirilir.



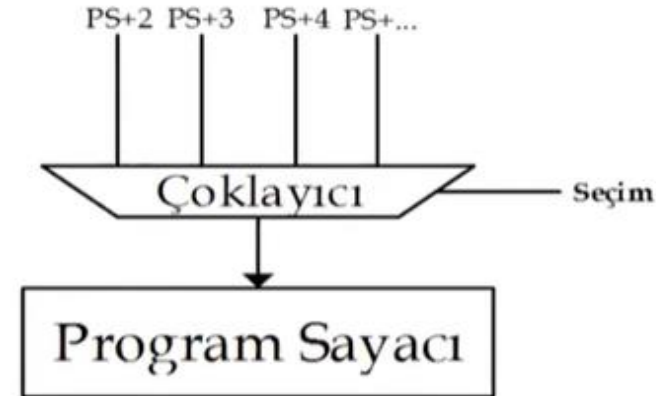
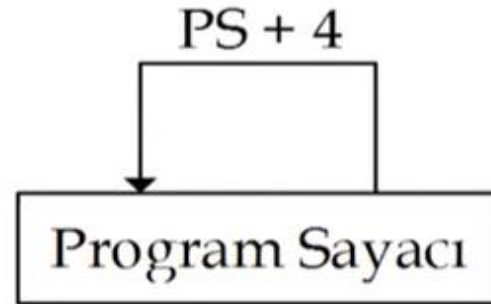
İşlemci Tasarımı Aşamaları

- 1. Buyruk Kümesi Mimarisi Belirlenmesi**
2. BKM Gereksinimleri Belirlenmesi
3. Veriyolu Oluşturulması
 - Gereksinimleri karşılayan veri yolu bileşenlerinin belirlenmesi
 - Veri yolu bileşenlerinin birleştirilmesi
4. Denetim Birimlerinin Oluşturulması
 - Denetim noktalarının belirlenmesi
 - Denetim işaretlerini sağlayacak birimin tasarlanması

Buyruk Kümesi Mimarisi

Buyruk kümesi mimarisi işlemci tasarım kararlarını etkiler. Örneğin:

- Değişken boyutta buyruklar **getir (-ing. fetch)** ve **çöz (-ing. decode)** aşamalarının tasarımını etkiler.



- Mimarideki yazmaç sayısı işlemcideki **yazmaç öbeğinin (-ing. register file)** boyutunu belirler.

Buyruk Kümesi Mimarisi

Tipi	Buyruk	İşlenenler	Açıklama
Aritmetik	add	hy, ky1, ky2	ky1 ve ky2'deki değerleri toplayıp hy yazmacına yazar.
	sub	hy, ky1, ky2	ky1 yazmacındaki değerden ky2 yazmacındaki değeri çıkarır ve hy yazmacına yazar.
	addi	hy, ky1, anlık ₁₂	ky1 ve anlık değeri toplayıp hy yazmacına yazar.
	subi	hy, ky1, anlık ₁₂	ky1 yazmacındaki değerden anlık değeri çıkarıp hy yazmacına yazar.
Mantık	and	hy, ky1, ky2	ky1 ve ky2'deki değerlerin mantıksal ve sonucunu hy yazmacına yazar.
	xor	hy, ky1, ky2	ky1 ve ky2'deki değerlerin mantıksal dışlayan veya sonucunu hy yazmacına yazar.
Bellek	lw	hy, anlık ₁₂ (ky1)	Bellekte (ky1 + anlık) ile işaretlenen sözcüğü hy yazmacına yazar.
	sw	ky2, anlık ₁₂ (ky1)	Bellekte (ky1 + anlık) ile işaretlenen sözcüğe ky yazmacının değerini yazar.
Dallanma	beq	ky1, ky2, anlık ₁₂	ky1 ve ky2 eşit ise (PS + anlık) adresine zıplar, değilse program sayacını dört artırır.
	jal	hy, anlık ₂₀	(PS + 4) değerini hy yazmacına yazar sonra (PS + anlık) adresine zıplar.

BKM Gereksinimlerinin Belirlenmesi

Tasarıma başlanmadan önce cevaplanması gereken sorular:

- Yazmaç öbeğinde kaç yazmaç var?
 - RV32-I: 32 yazmaç.
- Yazmaçlar kaç bit genişliğinde?
 - RV32-I: 32-bit.
- Aynı anda kaç yazmaç okunabiliyor?
 - RV32-I: En fazla **iki** yazmaç işleneni var (Örn. add rt, ky1, ky2)
- Hangi işlemler desteklenmeli?
 - Aritmetik: Topla (add, addi, **ld**, **st**) , çıkar (sub, subi).
 - Mantık: VE (and), VEYA (or), DIŞLAYAN VEYA (xor).
 - Karşılaştırma: Eşittir (beq).

Adres hesaplaması

Veriyolu Oluşturma

İşlemcide veri saklamak veya veri üzerinde işlem yapmak için kullanılan birimlere **veriyolu birimleri** adı verilir. İşlemci **veriyolunu** bu birimler oluşturur.

RV32-I işlemcisinin veriyolu birimleri:

- Program Sayacı ve Buyruk Belleği
- Yazmaç Öbeği
- Aritmetik mantık birimi
- Anlık genişletme birimi
- Veri Belleği

İşlemci Tasarımı

İşlemci mikromimari tasarımı datapath (veriyolu) ve control (denetim) olarak ikiye ayrılır

Veriyolu kısmı blok tasarımı aşağıdaki gibidir:

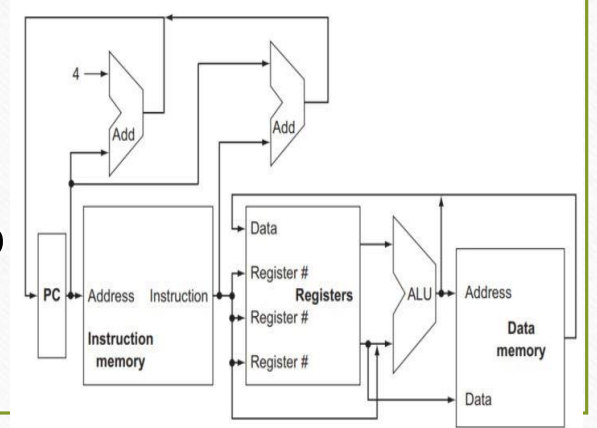
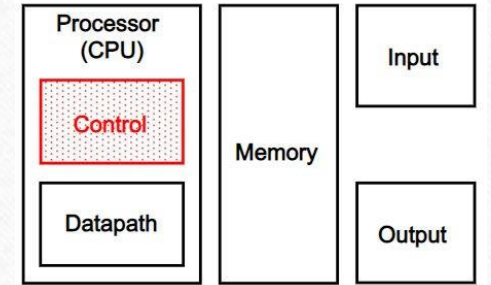
PC: Program Counter, **ALU** Arithmetic & Logic Unit

lw ve **sw** komutları **belleğe** erişim sağlayacaklar

add, **sub**, **and**, **or**, **lw** komutları büyük belleğe(Register) yazma işlemi

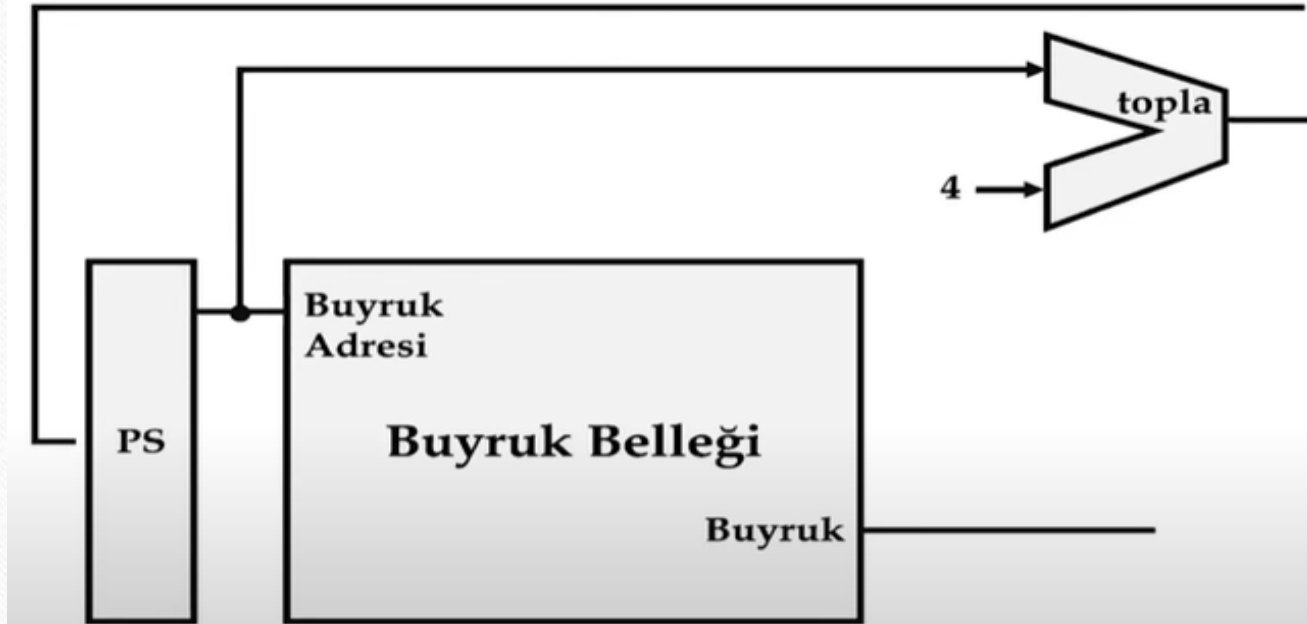
PC değerinde **beq** komutu sonrası +4 dışında bir değer alabilecek

Büyük belleğe(Register),2 okuma 1 yazma portu olan küçük bir bellek sahip



Program Sayacı ve Buyruk Belleği

Buyruk belleği program buyruklarını tutar ve verilen buyruk adresine karşılık gelen buyruğu çıktı olarak verir.



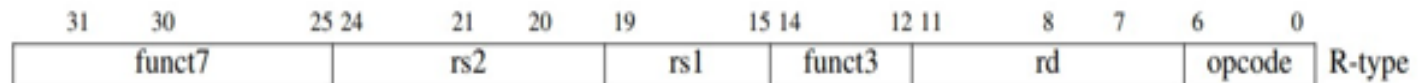
Program sayacı (PS) ise o anki buyruk adresini tutar. Buyruklar **32-bit sabit genişlikte** olduğundan ve **bayt adresleme** kullanıldığı için **program sayacı** her saat vuruşunda 4 artar.

-
- CPU'yu ilk aşamada tek saat vuruşunda çalışacak şekildedir (single-clock cycle)
 - RISC-V mimarisinde beq dışında bütün komutlar işletildiğinde PS, 4 arttırılmalıdır
 - Bunun nedeni, RISC-V bütün buyruklar eşit uzunlukta ve 32bittir.
 - *NOT: RISC yerine CISC kullanılsaydı, PS her zaman 4 artmayacaktı, çünkü CISC'de instructionlar farklı uzunlukta olabiliyor*

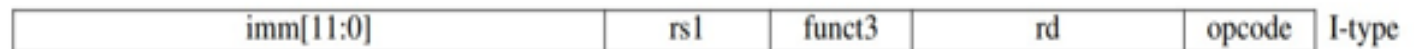
-
- Kontrol sinyalleri, buyruk belleğine getirildikten sonra (fetch), opcode ve function alanlarının (field) çözümlenmesi ile (decode) oluşturulur.

Buyruk Yapısı

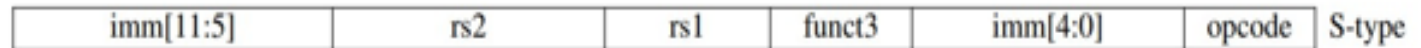
add, sub, and, or → R-type



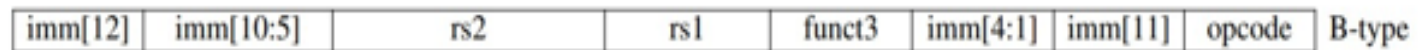
lw → I-type



beq → B-type



sw → S-type

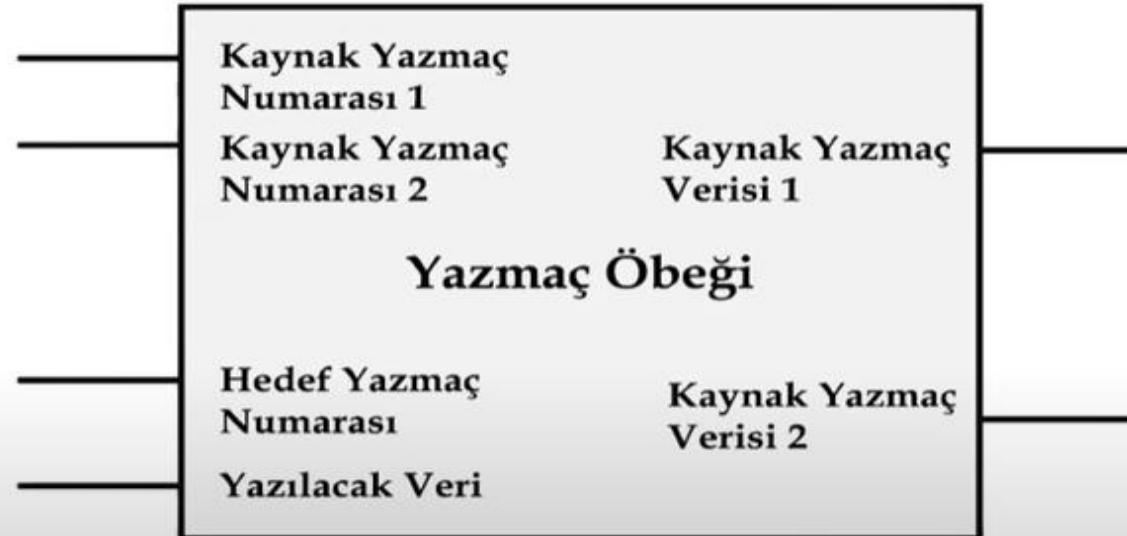


R-type instructionlar işlemlirken Register File'dan 2 adet register okunacak (rs1,rs2), ALU'da işlem gerçekleştirilip sonuç Register File'da hedef registerına yazılacak

Register file 32 adet 32-bit registerdan meydana gelecektir, 32 adet register olduğu için register adresleri 5-bit ile ifade edilecek

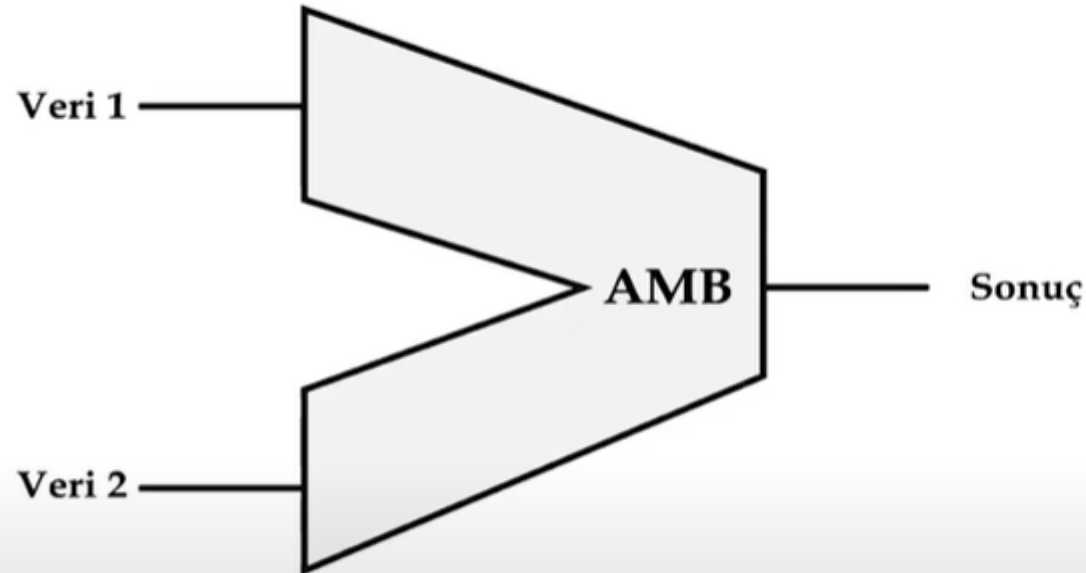
Yazmaç Öbeği

Yazmaç Öbeği, yazmaç numaraları verilen kaynak yazmaçlarındaki verileri çıktı olarak verir veya yazmaç numarası verilmiş hedef yazmaca verilen veriyi yazar.



Aritmetik Mantık Birimi

Aritmetik – mantık işlemlerinin yapıldığı birimdir.



Bu birimin yapması gereken işlemler:

1. Toplama
2. Çıkarma
3. VE
4. DIŞLAYAN VEYA

Anlık Oluşturma Birimi

- Buyruk kümesi mimarisinde veriler 32 bit sabit uzunlukta olması gerekmektedir.
- Ancak anlık girilen değer ifadesi 32 bit olacak şekilde tamamlanarak veri girişi yapılır.
- Duruma göre boş bitleri '0' veya '1' ile doldurulması gerekmektedir.

Veri Belleği

Veri Belleği, çalışan programların bilgilerini tutar ve bu adreslere erişimi sağlayan birimdir. Verilen adrese okuma ya da yazma yapabilir.

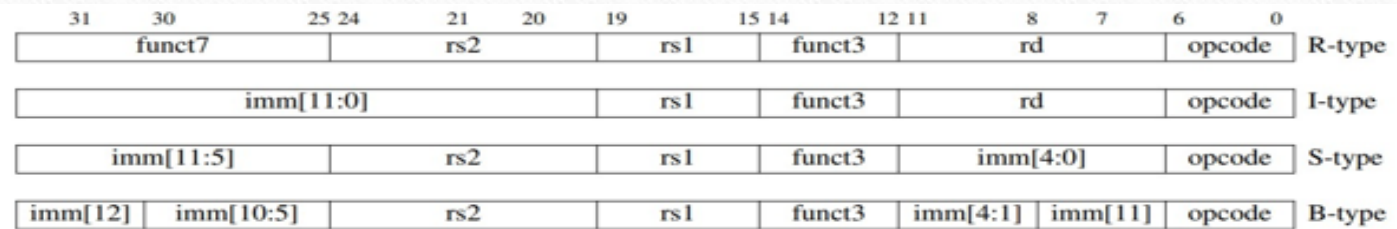


add, sub, and, or → R-type

lw → I-type

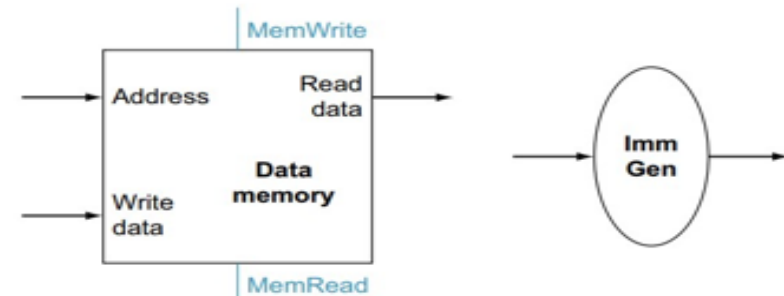
beq → B-type

sw → S-type



I-type instruction (lw) işlemlirken Register File'dan 1 adet register okunacak (rs1) ve bu register içeriği ile immediate değeri toplanarak Bellek adresi hesaplanacak

Bellek adresindeki değer de Register File'da hedef registerına yazılacak (rd)



add, sub, and, or → R-type

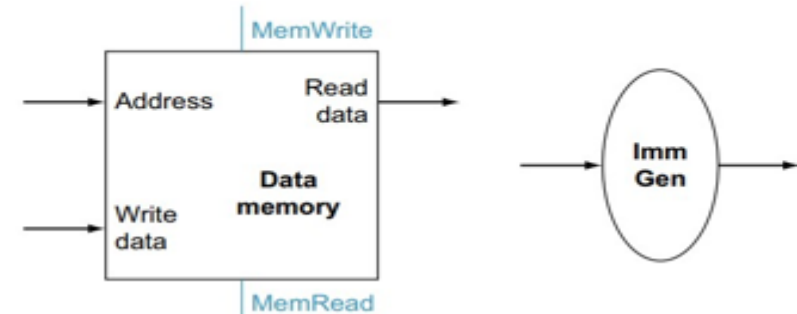
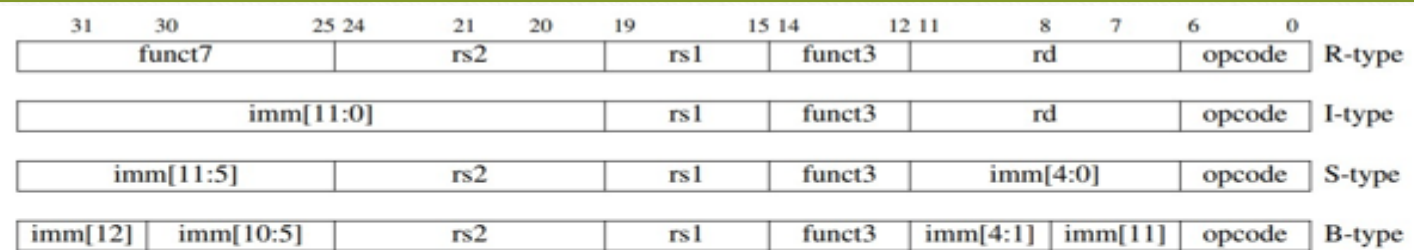
lw → I-type

beq → B-type

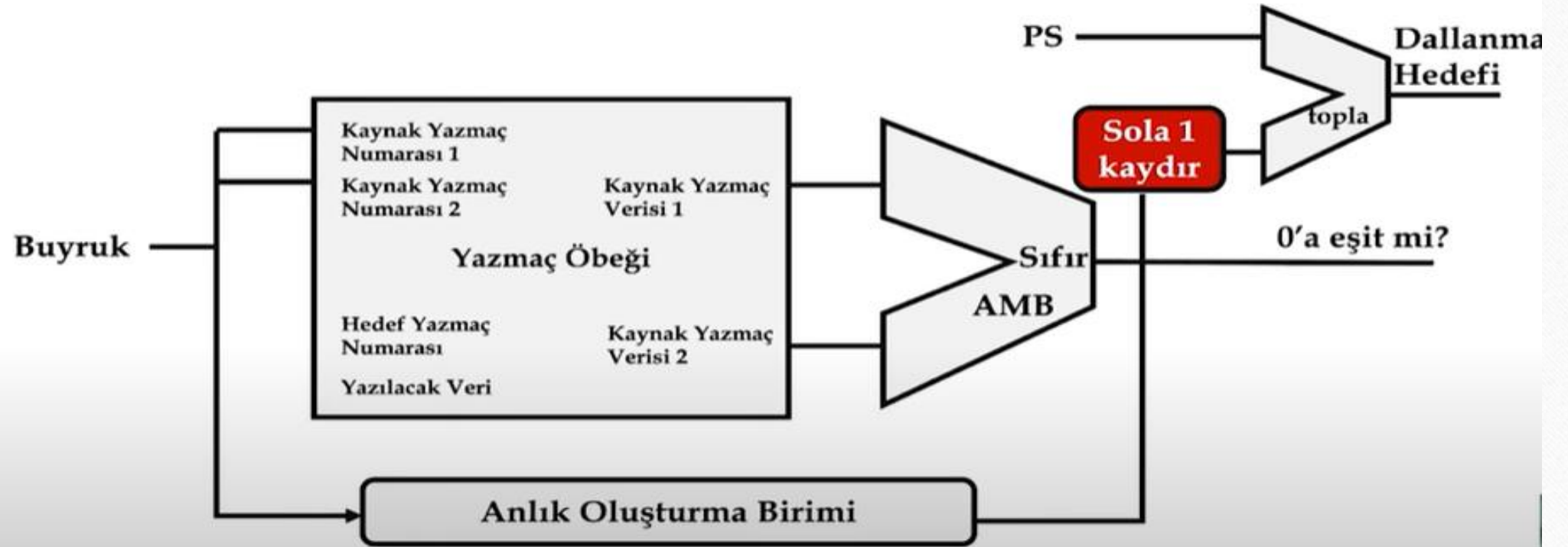
sw → S-type

S-type instruction (sw) işletilirken Register File'dan 2 adet register okunacak (rs1,rs2) ve rs1 içeriği ile immediate değeri toplanarak Bellek adresi hesaplanacak

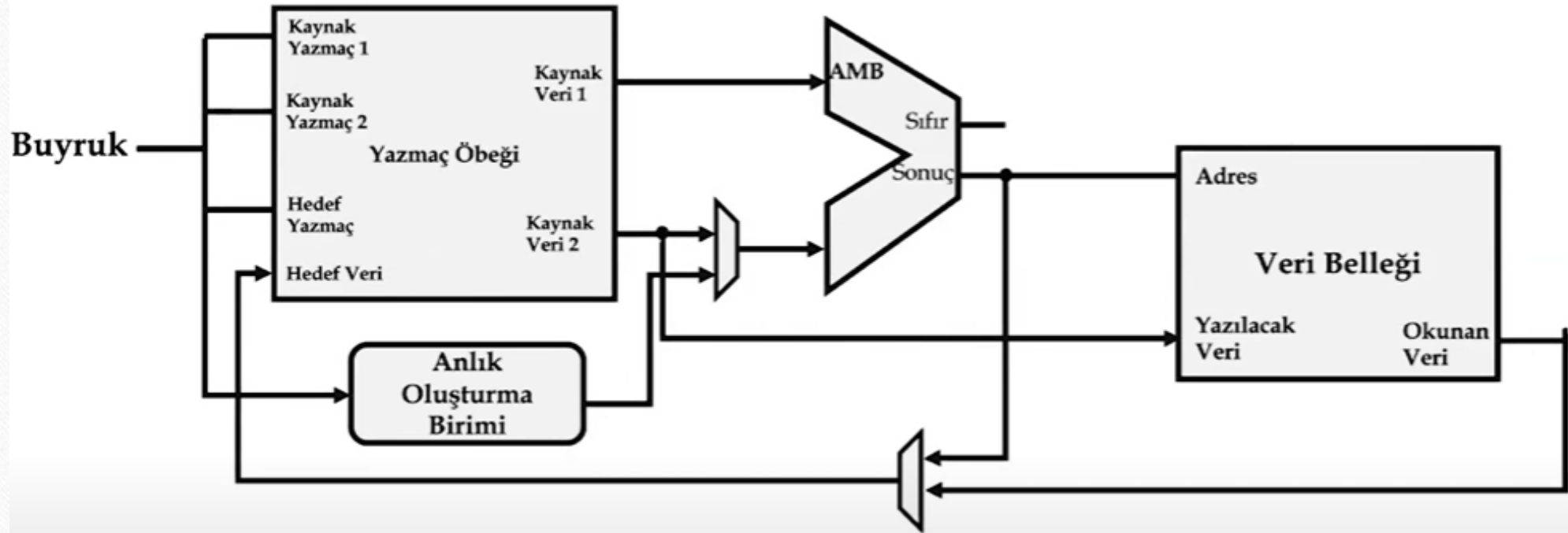
Bellek adresindeki değere diğer register (rs2) içeriği kaydedilecek



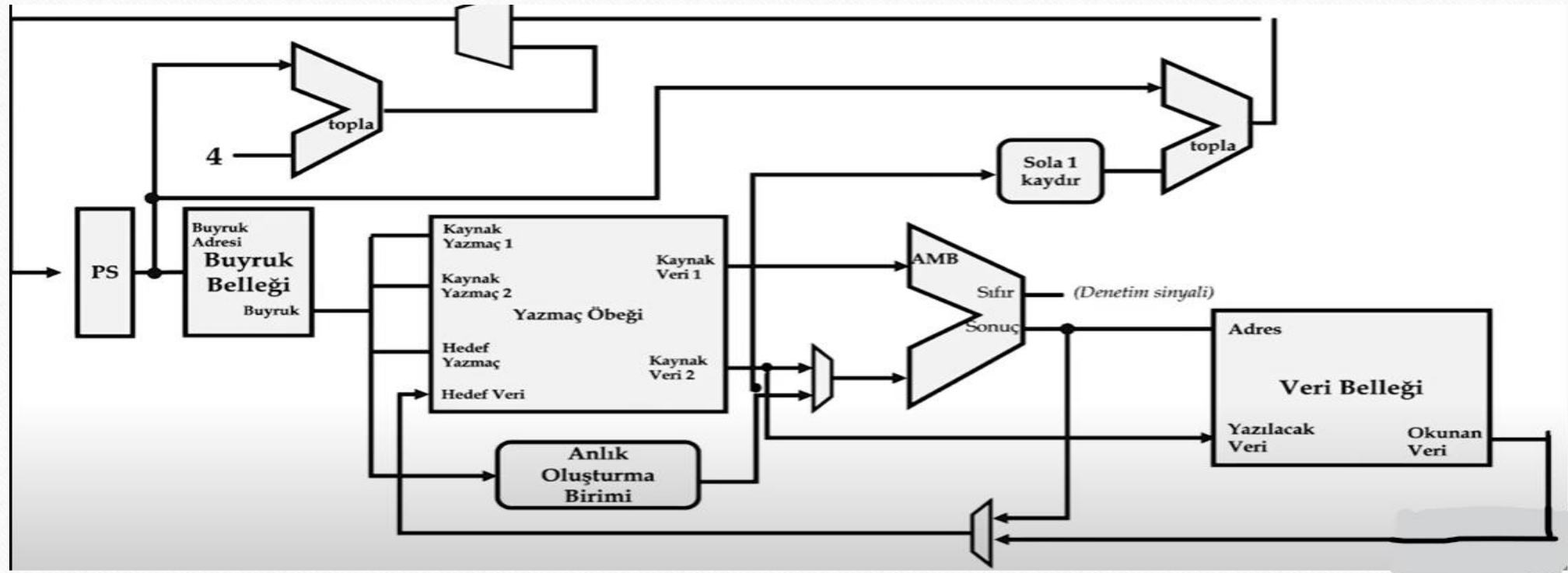
Dallanma Veriyolu



Bellek, Aritmetik ve Mantık İşlemleri Veriyolu



Tüm Veriyolu



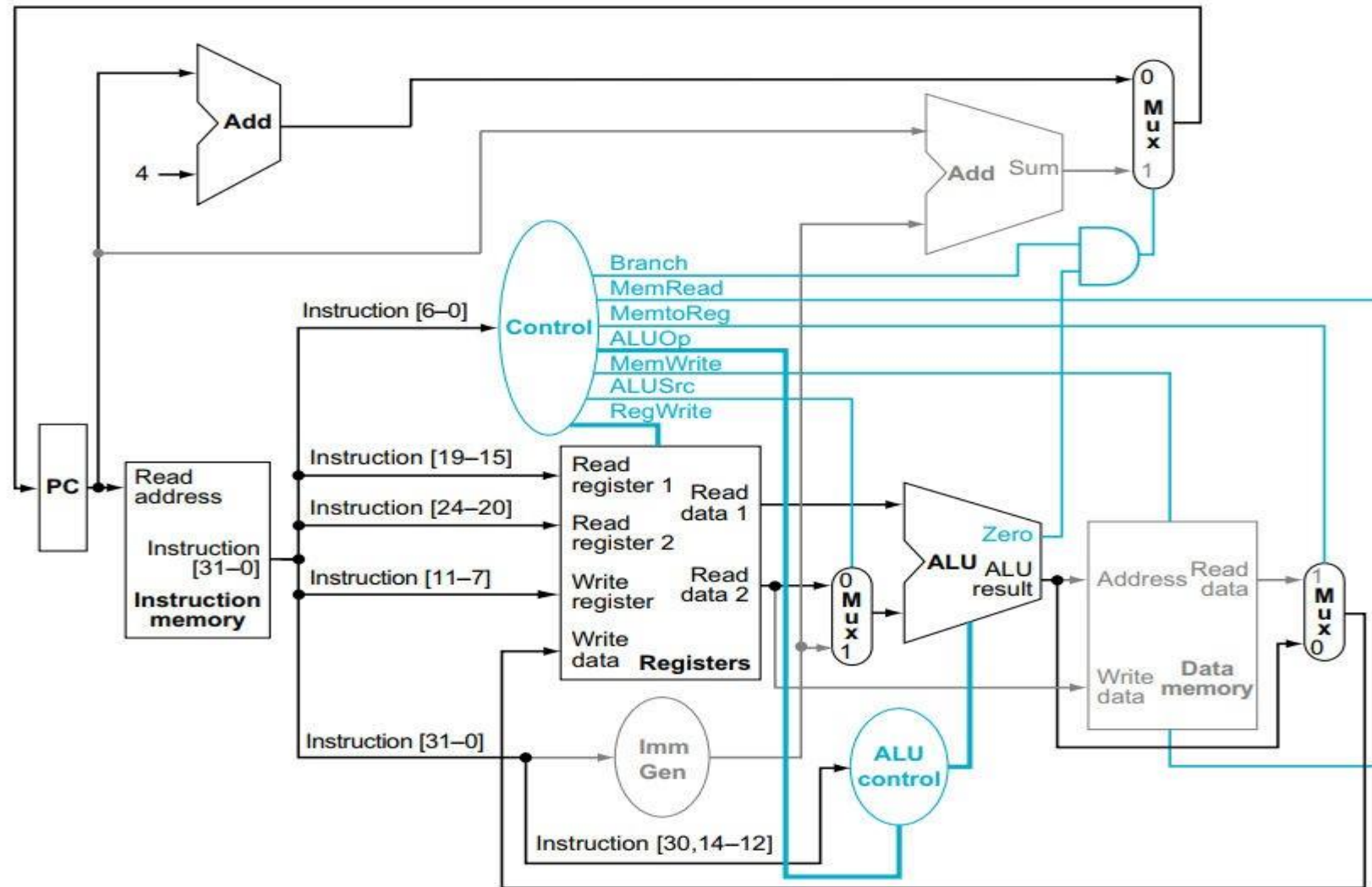
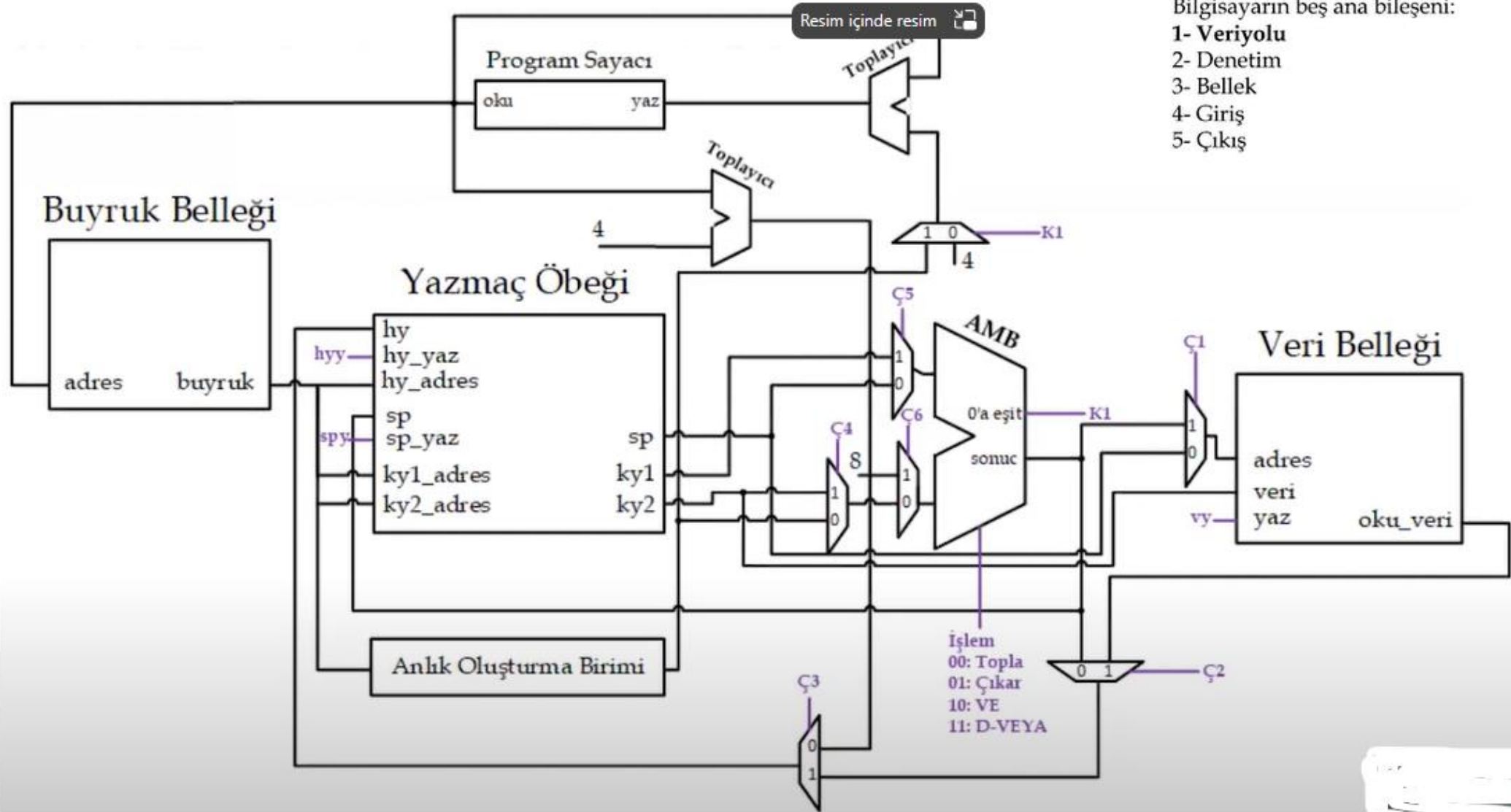


FIGURE 4.23 The datapath in operation for an R-type instruction, such as `add x1, x2, x3`. The control lines, datapath units, and connections that are active are highlighted.

Bilgisayarın beş ana bileşeni:

- 1- Veriyolu
- 2- Denetim
- 3- Bellek
- 4- Giriş
- 5- Çıkış



Kaynakça

- https://www.youtube.com/playlist?list=PLZyLAHn50931ZjG19NqUXalOuiY_KxhYZ
- <https://www.youtube.com/playlist?list=PLvNq8wrSYGAU6CF4UleG6HbXa9paQDsLK>
- <https://www.youtube.com/playlist?list=PL5Q2soXY2Zi97Ya5DEUpMpO2bbAoaG7c6>
- Computer Organization and Design: The Hardware/Software Interface
(Bilgisayar Mimarisi ve Tasarım: Donanım - Yazılım Arayüzü)
Third Edition, Patterson and Hennessy